



Московский Авиационный
(Национальный Исследовательский
Институт
Университет)

«Программно- Определяемые Радиосистемы»

*Серкин Фёдор
Борисович*

*Кафедра 408 –
«Инфокоммуникации»*

Литература:

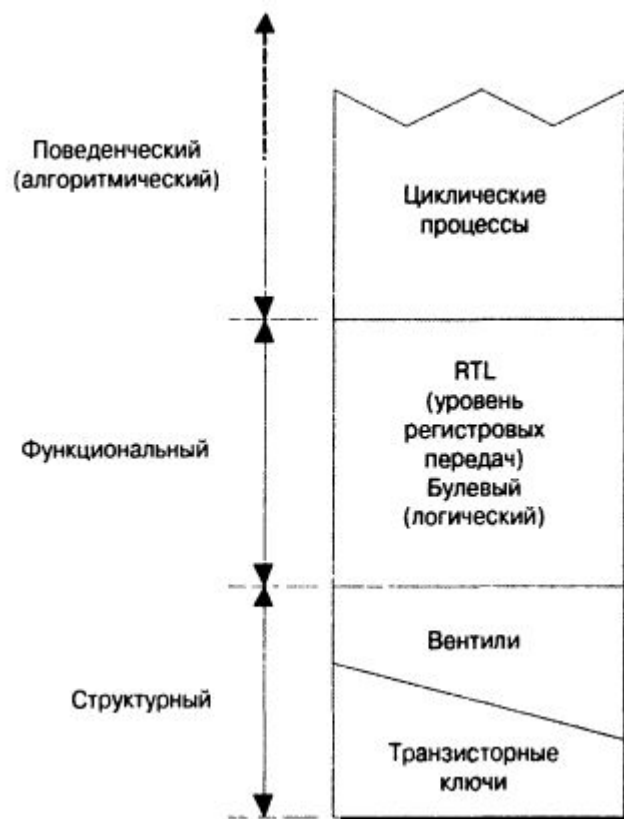
1. Скляр Б., «Цифровая связь. Теоретические основы и практическое применение», «Вильямс», Москва, Санкт-Петербург, Киев, 2003.
2. Гольденберг Л.М., Матюшкин Б.Д., Поляк М.Н., «Цифровая обработка сигналов», «Радио и связь», Москва, 1990.
3. Максфилд К., «Проектирование на ПЛИС. Архитектура, средства и методы», «Додэка-XXI», Москва, 2007.
4. «IEEE 1012 Standard for Software Verification and Validation», IEEE, New York, 2005.
5. Tuttlebee W., «software defined radio. Enabling technology», WILEY, New York, 2002.

Содержание курса:

- I. Введение в ПОР.
- I. Основные теоретические вопросы проектирования ПОР.
- I. Реализация на жесткой и программируемой логике.
- I. Программируемое радио.

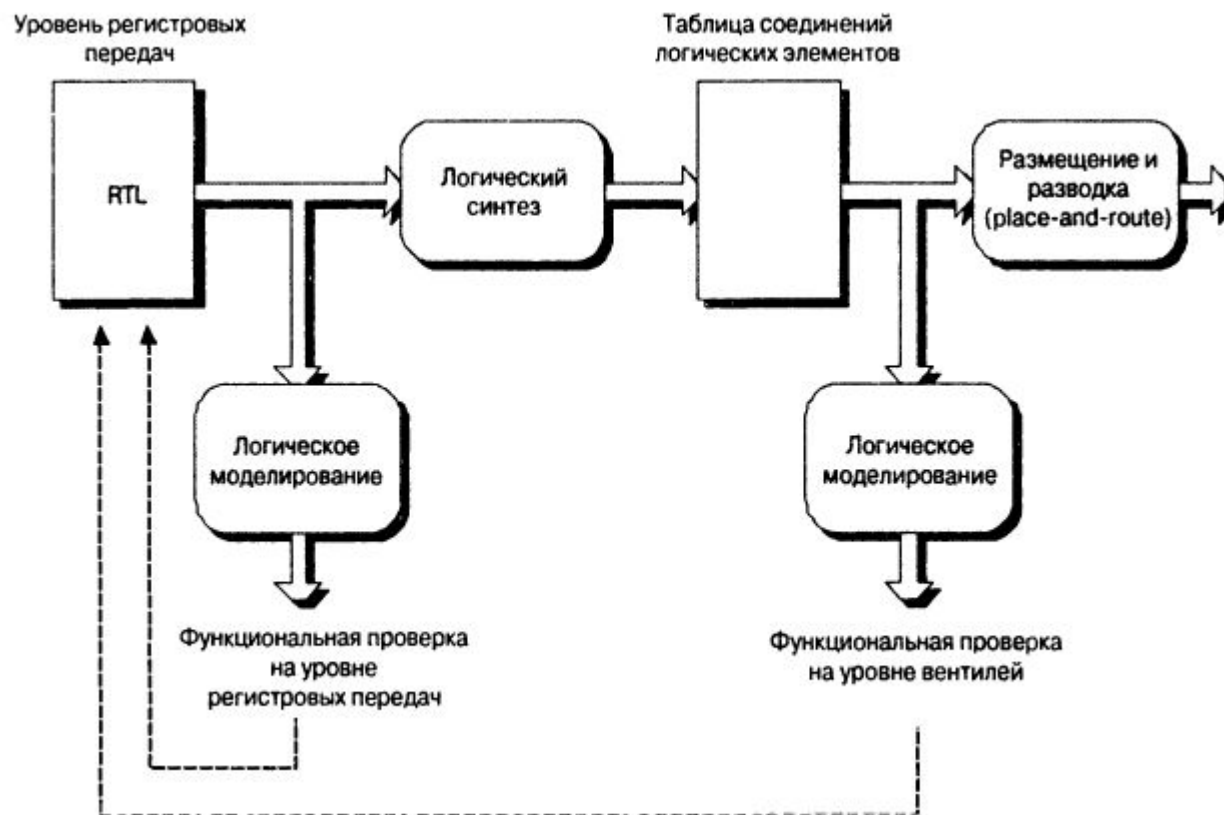
III. Реализация на жесткой и программируемой логике.

Уровни абстракции.



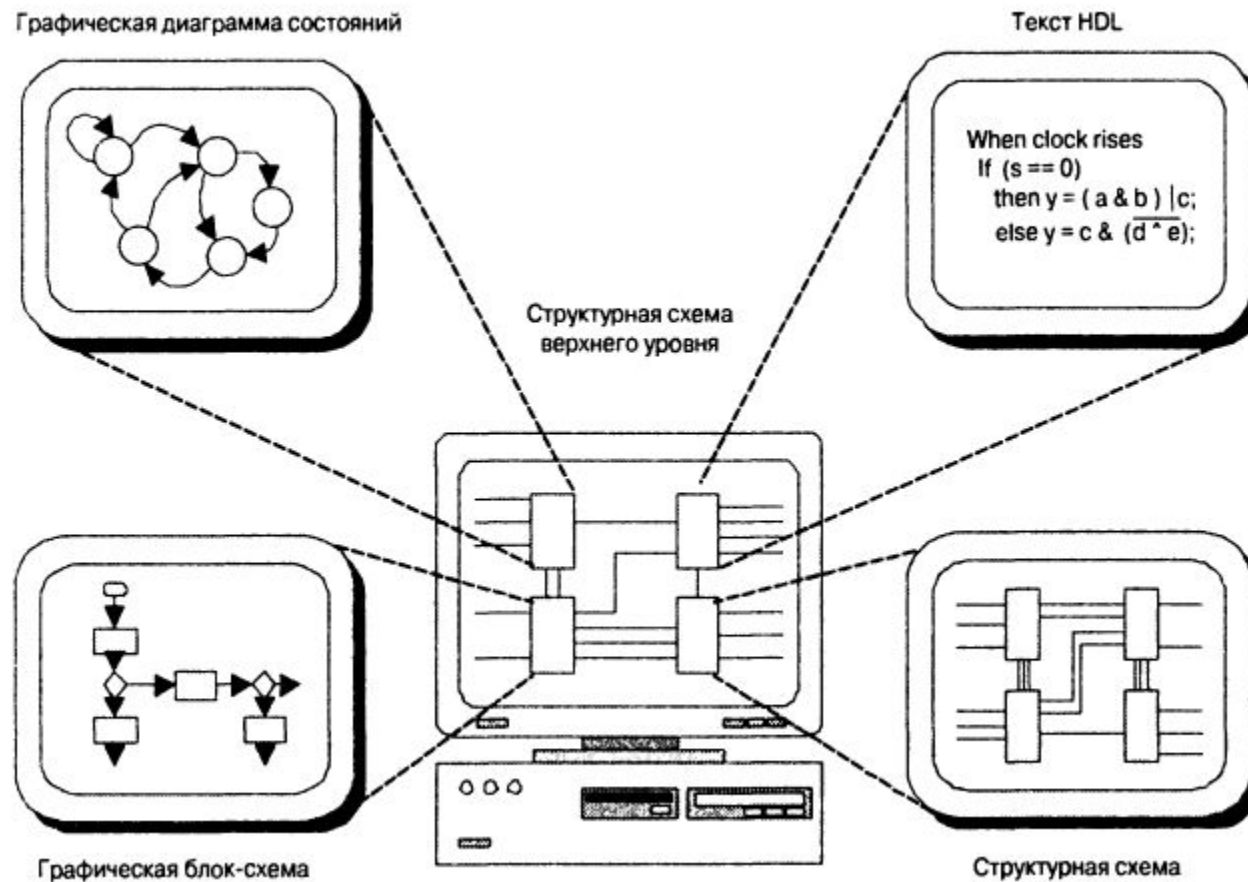
III. Реализация на жесткой и программируемой логике.

Цикл HDL-проектирования микросхем.



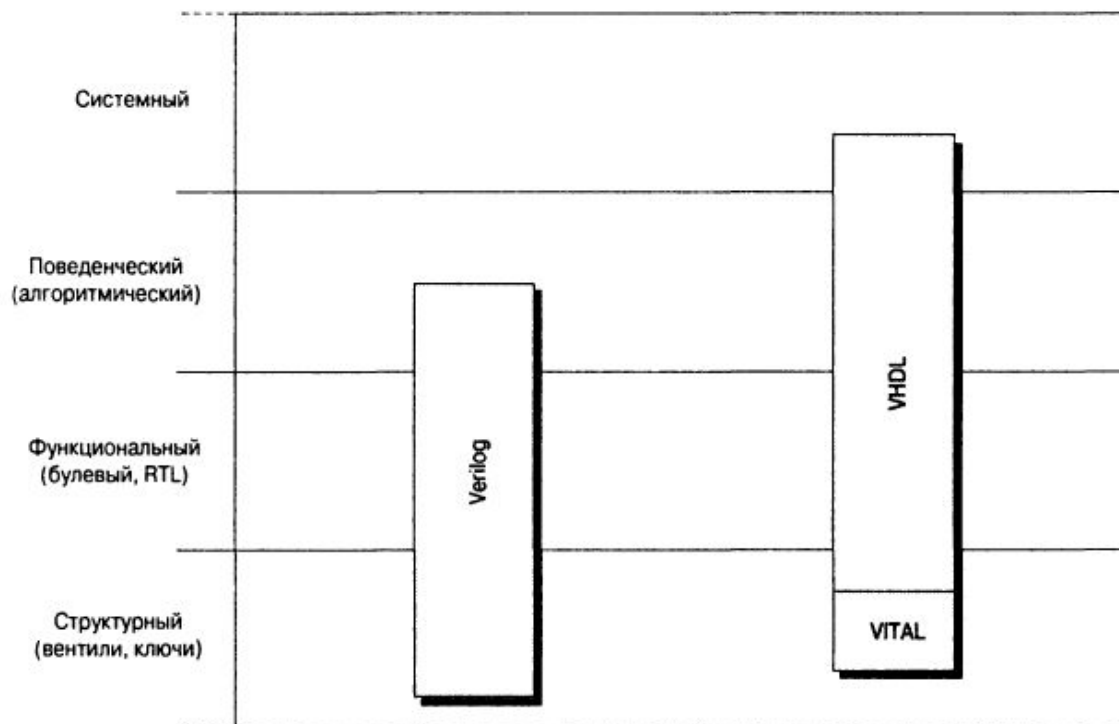
III. Реализация на жесткой и программируемой логике.

Многоуровневая системы ввода схем.



III. Реализация на жесткой и программируемой логике.

VHDL и Verilog

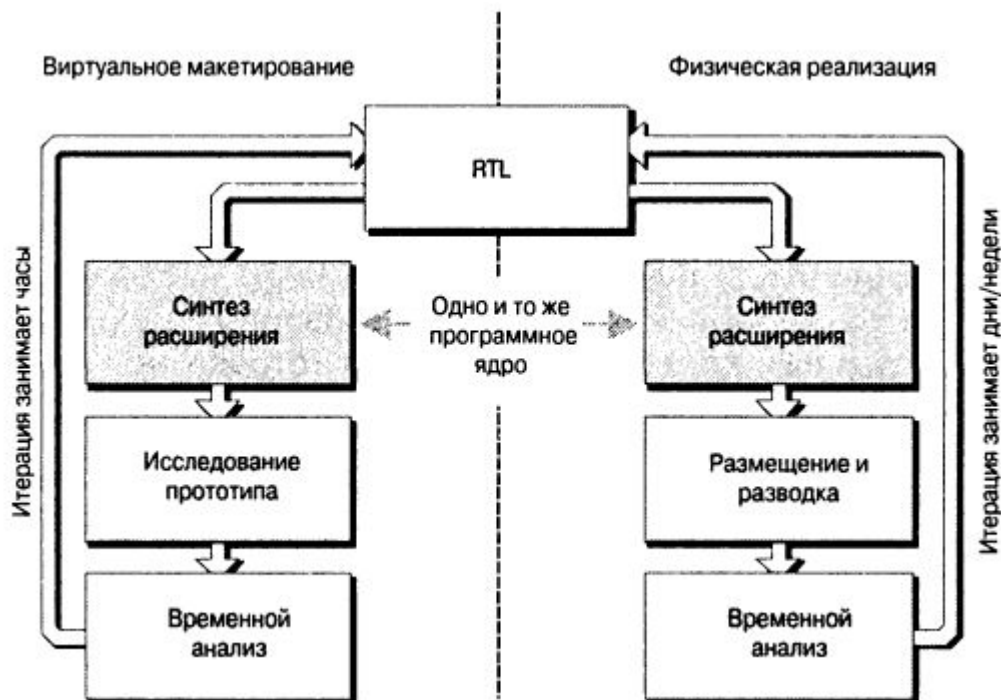


- Относительно легкий для изучения
- Фиксированные типы данных
- Использует интерпретатор
- Хорошо просчитывает задержки на уровне вентилей
- Ограничение при повторном использовании проекта
- Ограничение в управлении проектом
- Не поддерживает репликацию структур

- Относительно сложный для изучения
- Абстрактные типы данных
- Использует компилятор
- Просчитывает задержки на уровне вентилей
- Возможность повторного использования проекта
- Хорошее управление проектом
- Поддерживает репликацию структур

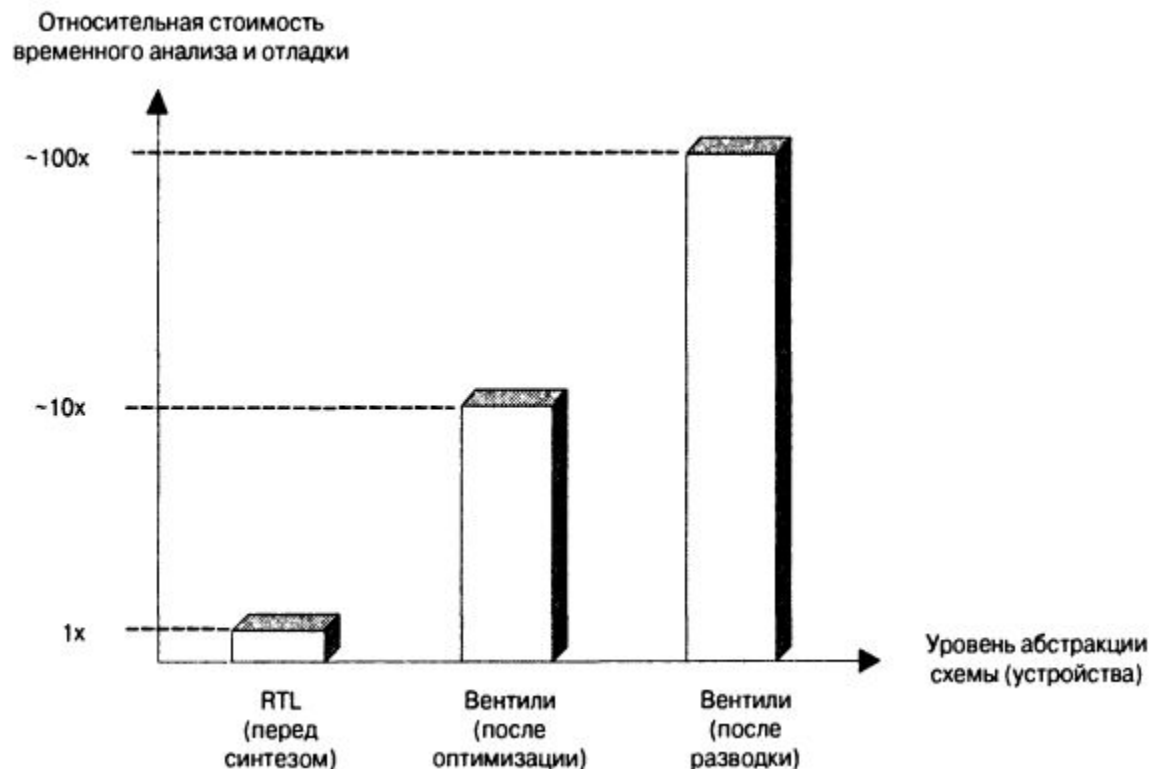
III. Реализация на жесткой и программируемой логике.

Виртуальное макетирование.



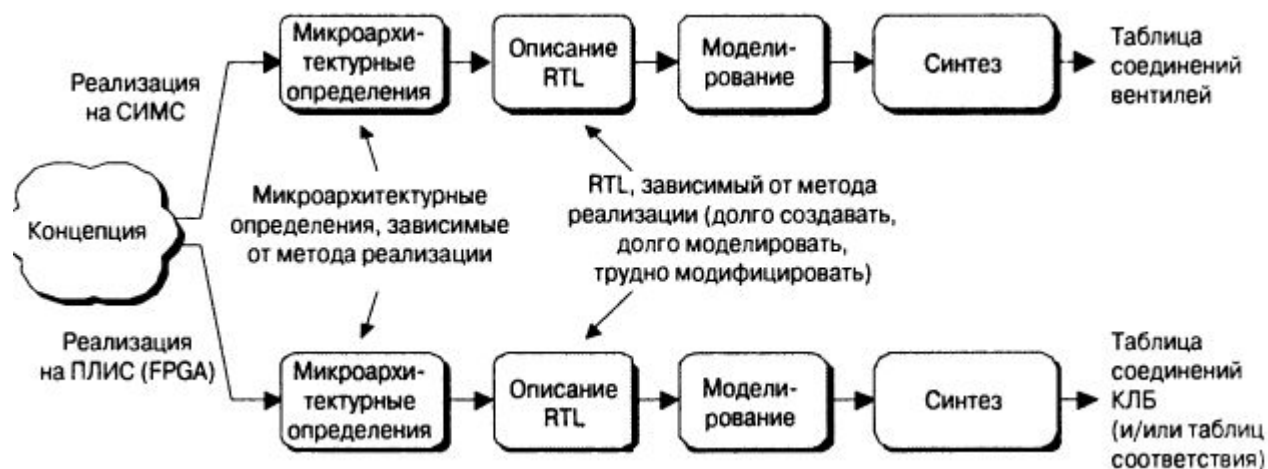
III. Реализация на жесткой и программируемой логике.

Виртуальные прототипы на основе RTL.



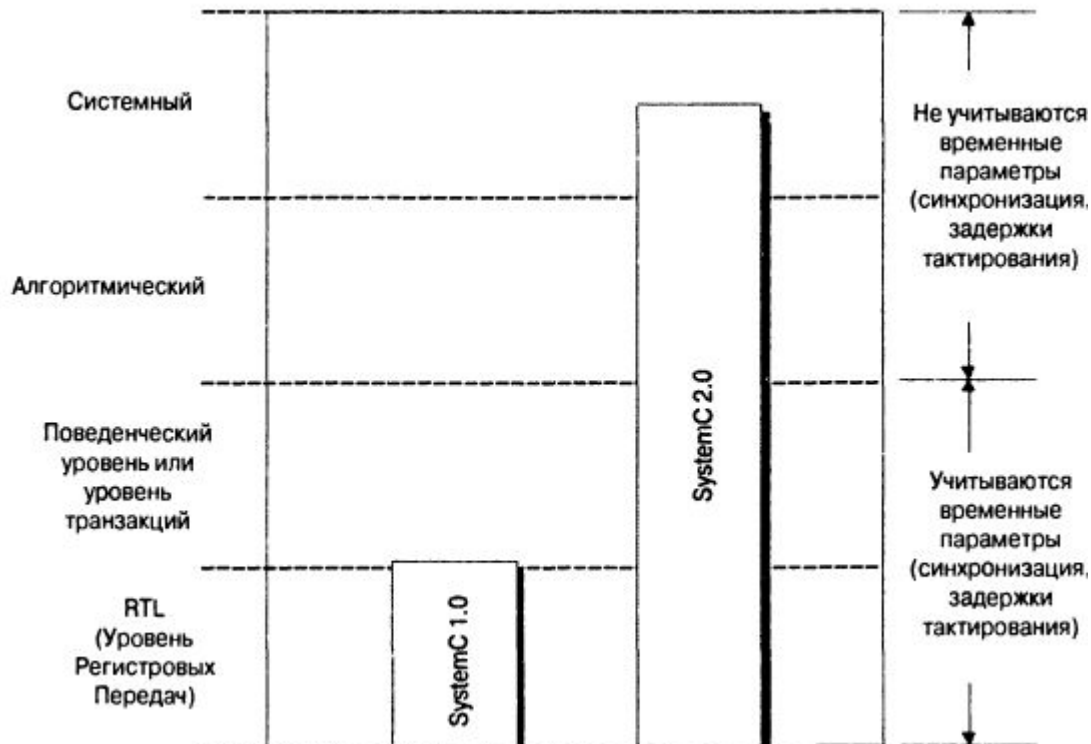
III. Реализация на жесткой и программируемой логике.

Традиционное проектирование на основе HDL



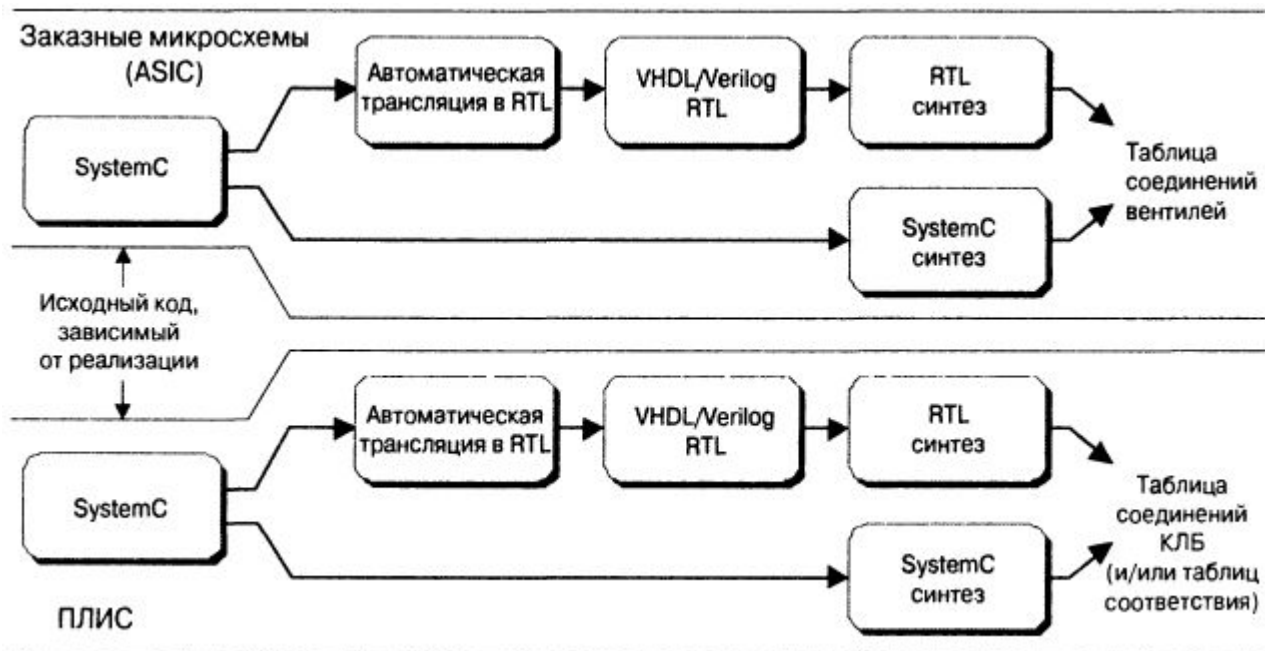
III. Реализация на жесткой и программируемой логике.

Язык SystemC



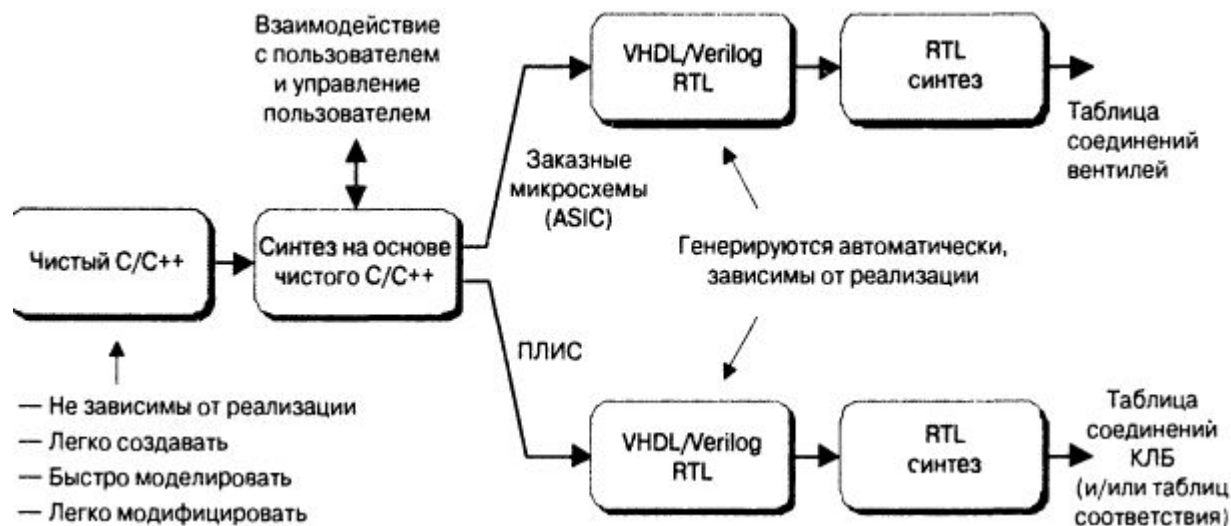
III. Реализация на жесткой и программируемой логике.

Проектирование на основе SystemC



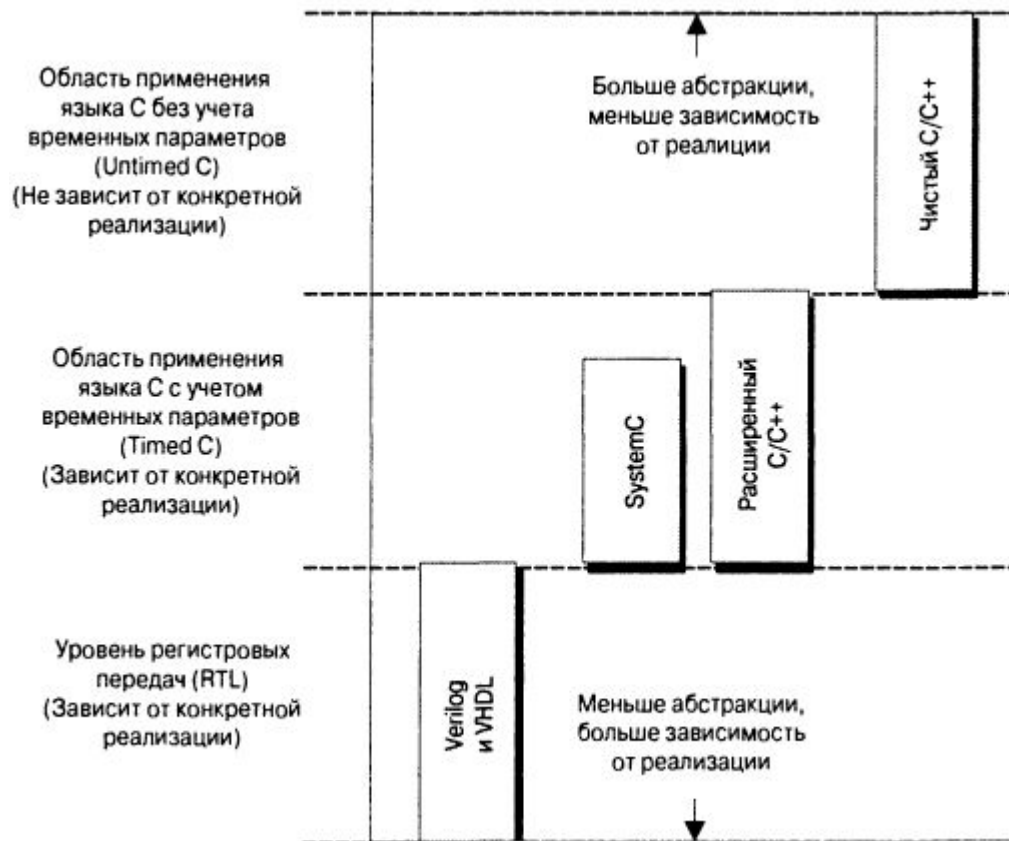
III. Реализация на жесткой и программируемой логике.

Проектирование на основе чистого C/C++



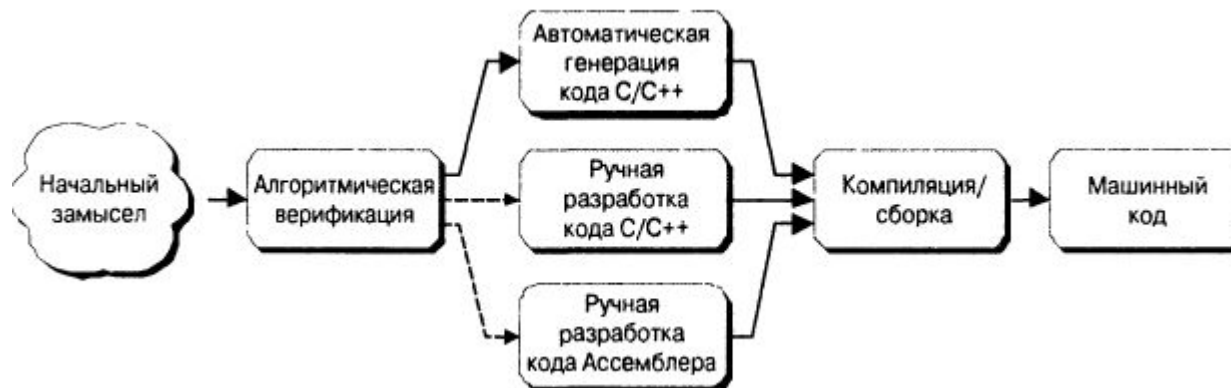
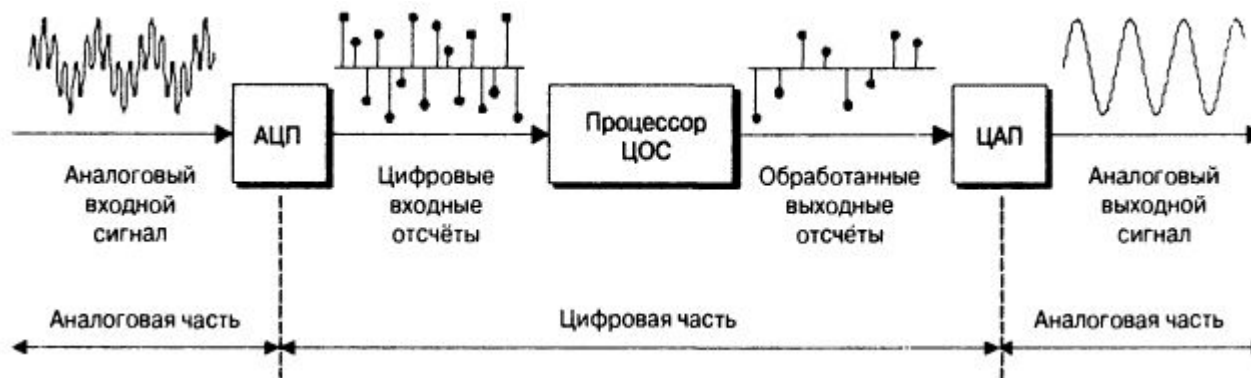
III. Реализация на жесткой и программируемой логике.

Уровни абстракции.



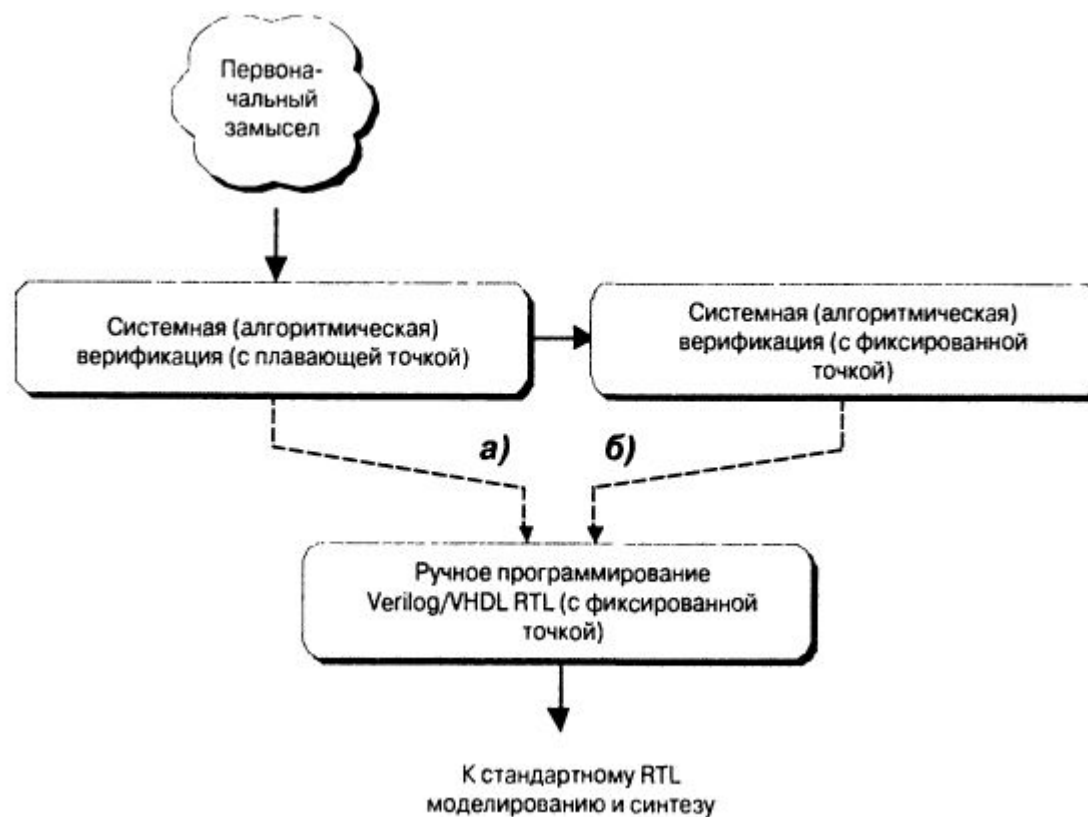
III. Реализация на жесткой и программируемой логике.

Проектирование средств ЦОС.



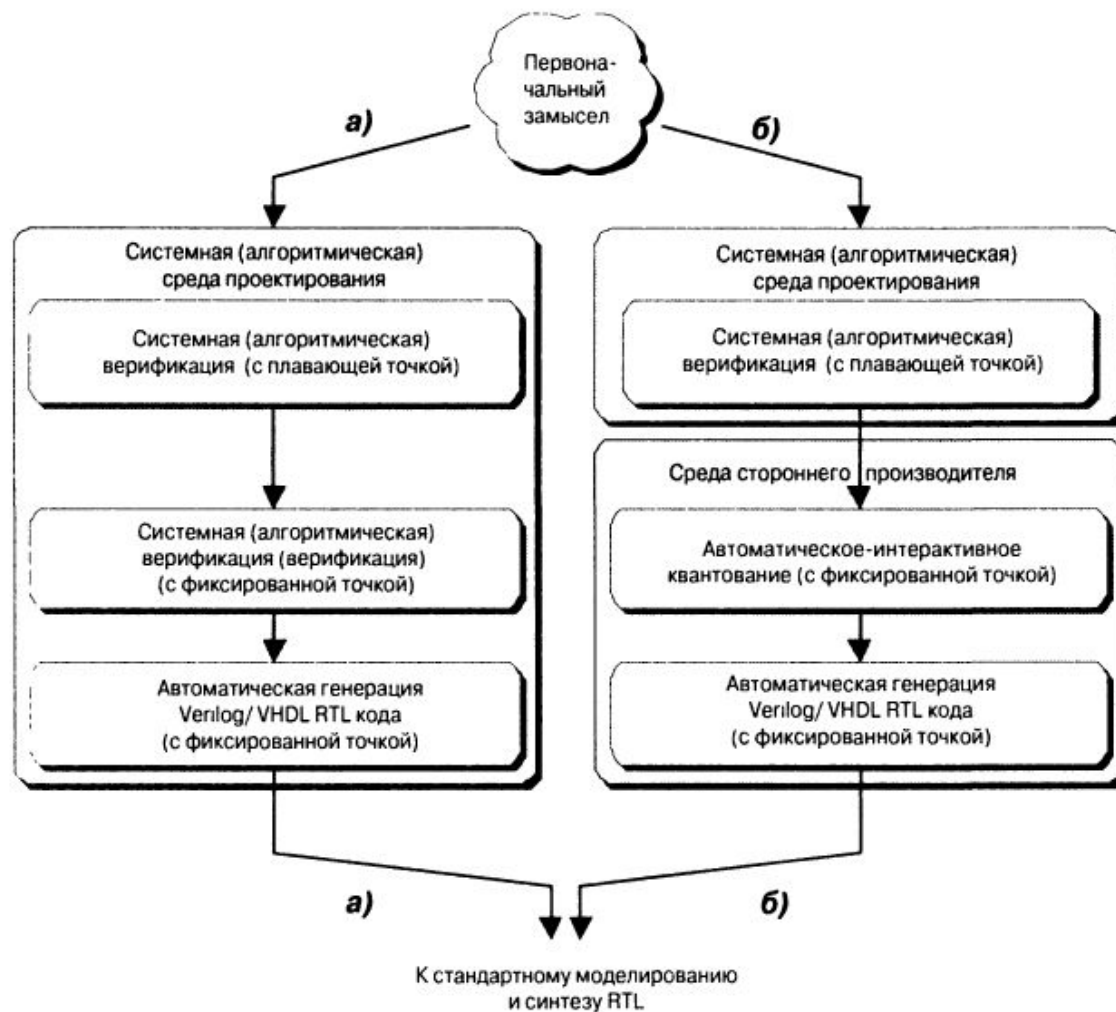
III. Реализация на жесткой и программируемой логике.

Проектирование с ручным написанием RTL-кода.



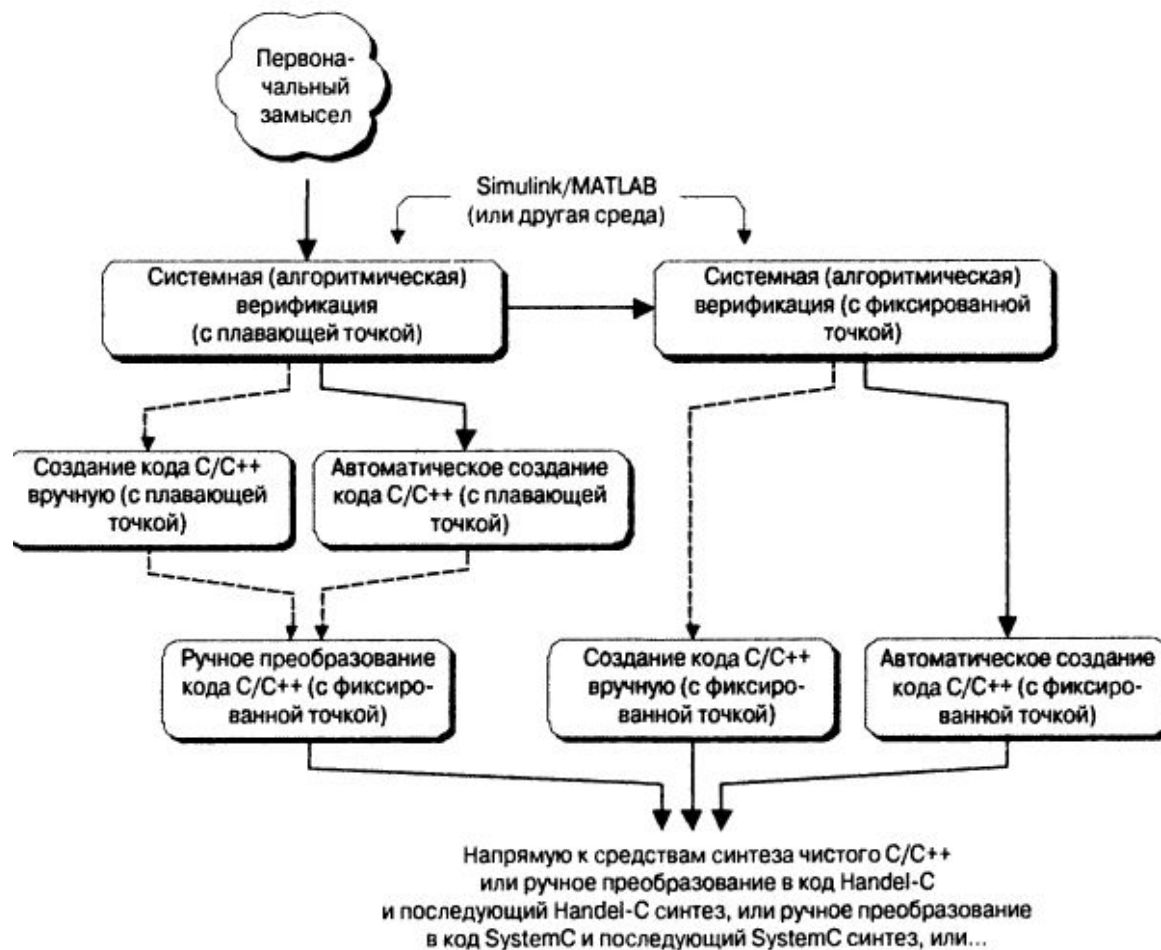
III. Реализация на жесткой и программируемой логике.

Проектирование с автоматической генерацией RTL-кода.



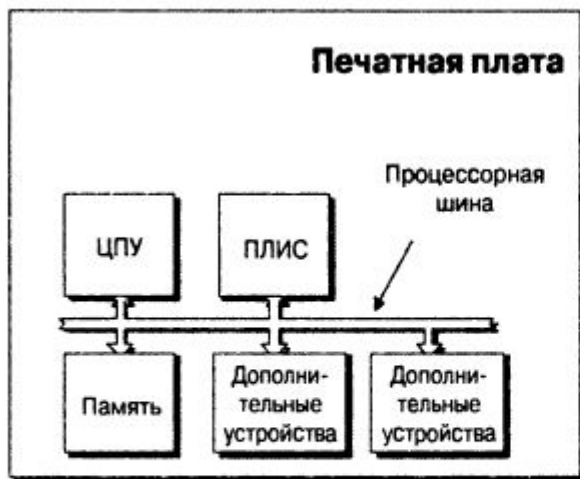
III. Реализация на жесткой и программируемой логике.

Переход от представления с плавающей точкой к представлению с фиксированной точкой.

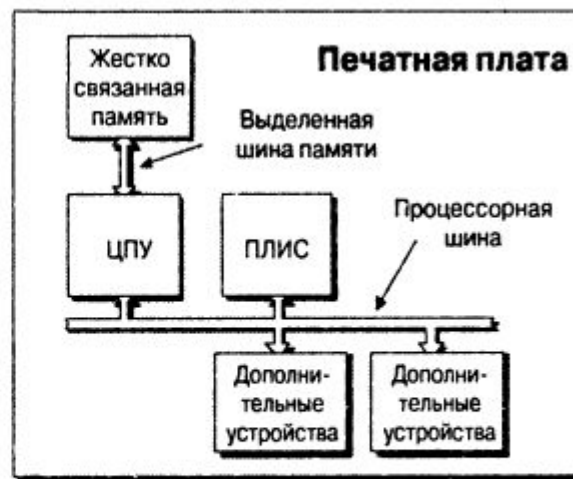


III. Реализация на жесткой и программируемой логике.

Проектирование устройств со встроенными микропроцессорами.



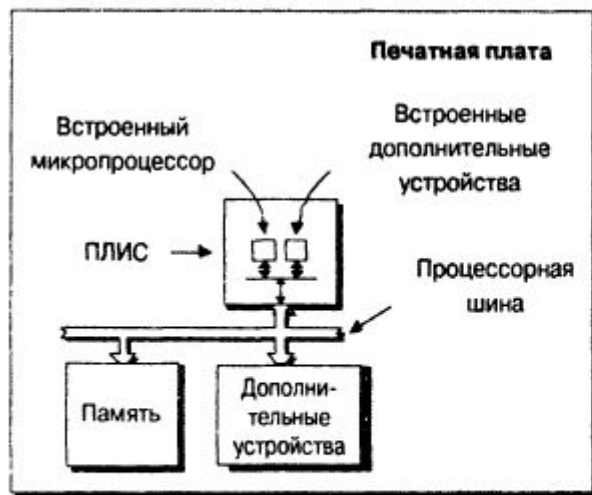
а) Память соединена с процессором через общую шину



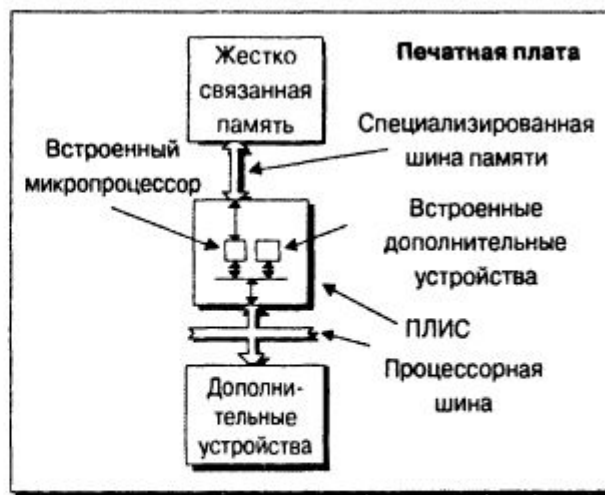
б) Жестко связанная память соединена с процессором через выделенную шину

III. Реализация на жесткой и программируемой логике.

Проектирование устройств со встроенными микропроцессорами.



а) Память соединена с процессором через общую шину



б) Память с жесткой связью соединена с процессором через специализированную шину



Московский Авиационный
(Национальный Исследовательский
Институт
Университет)

Спасибо за внимание.